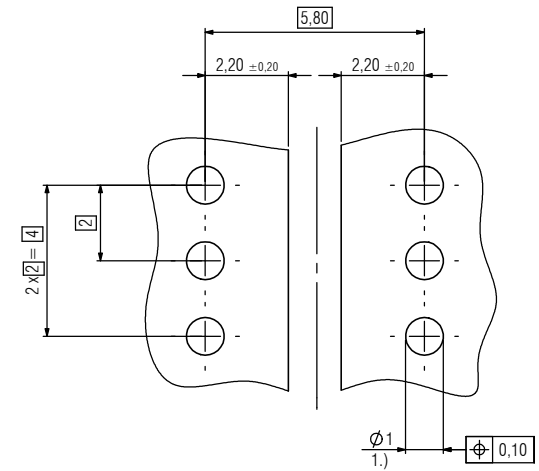


Leiterplattenlayout / pcb-layout



Technische Änderungen vorbehalten / all data subject to amendment without notice

| | | | | | |
|--|--|---|--|------------------------------|--|
| Werkstoff / Material: | | Allgemeintoleranz / General tolerances | | Maßstab / Scale: 10:1 | |
| | | Toleranzgrundsatz / Fundamental tolerancing principle: DIN ISO 8015 | | A2 | |
| | | Verwendungsbereich / Range of application | | Kundenzn. / customer drawing | |
| | | Datum / Date | | Name / Name | |
| | | Erl. / Drawn: 22.05.2015 | | S. Scholl | |
| | | Bem. / Description | | flexi-link jumper | |
| | | Bsp. / Insp. 25.08.2015 | | K. Reich | |
| 01 revision 18.08.2015 K. Reich | | Zechnungsnummer / Drawing number | | 991-50NN00-11 | |
| 00 fest editieren 22.05.2015 S. Scholl | | ept ept GmbH www.ept.de | | A4 / Blatt / Sheet 1 / 1 | |
| Version / Änderung / Revision Datum / Date Name / Name | | Status / Status | | C | |

Bemerkungen:

- Werkstoffe
- Isolierkörper: PBT 30%GF
- Kontakt: Bronze
- 1.) Toleranz Leiterplattenloch siehe ept Katalog

Notes:

- Material
- Insulator: PBT 30%GF
- Contact: Bronze
- 1.) pcb-hole tolerance see ept catalogue

| Polzahl "NN" pin count "NN" | Maß "Y" Dimension "Y" |
|--------------------------------|--------------------------|
| 02 | 2 |
| 03 | 4 |
| 04 | 6 |
| 05 | 8 |
| 06 | 10 |
| 07 | 12 |
| 08 | 14 |
| 09 | 16 |
| 10 | 18 |
| 11 | 20 |
| 12 | 22 |
| 13 | 24 |
| 14 | 26 |
| 15 | 28 |

